

ニュース リリース

カリプト社、メンター社の Catapult C Synthesis を取得

カリフォルニア州サンタクララ市発 – 2011 年 8 月 26 日 – [カリプト・デザ](#)

[イン・システムズ](#)社は、本日、メンター・グラフィックス社 (Mentor Graphics

Corporation; NASDAQ: MENT; 以下メンター社) より同社の Catapult C Synthesis

ツールを取得したことを発表しました。エレクトロニクス・システム・レベル

(Electronics System Level; 以下 ESL) におけるマーケット・リーダーである2つの

製品である Catapult C Synthesis と SLEC System-HLS 検証ツールを融合させるこ

とは、従来よりも更に統合された ESL ハードウェア・リアライゼーション・フ

ロー (hardware realization flow) を構築することを意味しています。また ESL 業

界におけるリーダーであるメンター社とのパートナーシップも更に強固なものに

なります。

「ESL シンセシスは、設計コミュニティにおける生産性の向上において新

らしい大きな飛躍を提供します。論理設計が RTL へ移行したこれまでの歴史と

同様に、C 言語や SystemC を用いたより抽象度の高いレベルへ移行することによ

り、より短い期間でより良い品質の成果を得られることが保障されます。業界で

先進的な製品群である C/SystemC 記述からの合成、シーケンシャル等価性検証、低消費電力最適化を組み合わせることにより、カリプト社は業界で唯一、完全に統合されたフローが提供可能なベンダーとなります。」と、カリプト社最高経営責任者 ダグ・アイテリー(Doug Aitelli)は述べています。「更に、我々はこれまでのハイ・レベル・シンセシス分野におけるパートナーシップと業界におけるインターオペラビリティの継続を約束します。」

「これはカリプト社にとっては、またとない機会です。」とGSEDA社のチーフ・アナリストであるゲリー・スミス氏(Gary Smith)は述べています。更に付け加えて「彼らは明らかに設計をESLへ移行させることが出来るベンダのひとつです。もし、彼らが全ての技術を統合することができれば、魅力的なC/SystemCからRTLへの低消費電力最適化フローを提供する機会を得ることでしょう。」

ESL手法は、設計者がより高い抽象度で作業することを可能にし、設計エラーの発生を大幅に抑えたり、性能や消費電力のような集積回路の主要な特性をより最適化できるようになります。このESL手法を採用に当たっては、高い抽象度から低い抽象度へ変換する際に間違いが混入しない等、そこで使われるツールへの高い信頼性が要求されます。

カリプト社は、SLEC System-HLSにおいて従来から独自にこの問題に取り組んできており、特許技術であるシーケンシャル・アナリシスを基にしたC/SystemCモデルとRTL実装モデル間の等価性検証を提供することにより使い勝手のよい合成と検証の環境を提供しています。設計者はSLEC System-HLSを用い、C/SystemCで書かれたESLモデルとRTL実装モデル間の等価性を形式的に包括検証することができます。この検証フローでは、合成されたRTL実装モデルと元のC/SystemCモデルとの間の等価性検証に、旧来の時間のかかるシミュレーションを用いる方法を省くことを可能にし、最大で検証時間を1/100に短縮することができます。密に統合されたSLEC System-HLSとCatapult C Synthesisは、C/SystemCで設計された集積回路に対して信頼性を提供します。

PowerPro SoC Power Reduction Platformは、RTLにおける消費電力の最適化を行います。これをCatapult C SynthesisとSLEC System-HLS ハードウェア・リアライゼーション・フローに加えることで、設計者はC/SystemCによる設計で低消費電力化されたRTLを得ることができます。

「我々はこれからもESLに深くかかわりを持ち続けていきます。今回の移行に関して、我々は、ESL手法の採用を加速化するうえにおいても、カリプト社とのパートナーシップを強化するうえにおいても、更にはVistaプロダクトによ

るESLバーチャル・プロトタイピング環境への継続的な投資を補完するという意味においても革新的な取り組みであると考えています。」とメンター社マーケティング副社長のブレイン・デリック氏(Brain Derrick)は述べています。「カリプト社のシーケンシャル等価性検証ツールは、ESLの採用を可能にするために重要で、かつユニークな技術です。マーケット・リーダーのCatapult C SynthesisとPowerPro SoC Power Reduction Platformは、設計者にESL手法の採用に対する信頼感を与え、また高い設計抽象度からくる多大な恩恵をもたらします。」

既存のメンター社のCatapult C Synthesisの顧客は、引き続きメンター社でサポートが提供されます。今後、新規顧客への営業およびサポートはカリプト社より提供されます。

カリプト社について

カリプト・デザイン・システムズ社は、その特許のシーケンシャル・アナリシス技術に基づいたクラス最良のRTL消費電力最適化と機能検証ソフトウェアを提供することによって、設計者が高品質で、低消費電力の電子製品を設計することを可能にします。カリプト社はフォーチュン500社に入る顧客を全世界に持

ち、また、ケイデンス社のコネクション・プログラム、IEEE-SA、シノプシス社のSystemVerilog Catalyst Program、メンター・グラフィックス社のOpenDoor Program、Si2、ARM Connected Communityのメンバーであり、Power Forward Initiativeに積極的に参加しています。カリプト社は現在、ヨーロッパ、インド、日本、それに北米の各地域に拠点をもちます。

###

Calypto、[PowerPro](#)、および[SLEC](#)はカリプト・デザイン・システムズ社の商標です。その他のすべての商標はそれぞれの所有者の資産です。

本発表に関する詳細については、以下までお問い合わせください。

カリプト・デザイン・システムズ株式会社

マーケティング 山本修作

電話: 045-470-2070

Email: shusaku@calypto.com

住所: 〒222-0033 横浜市港北区新横浜 2-3-4 クレシェンドビル 9F